

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-267491

(43)公開日 平成5年(1993)10月15日

(51)Int.Cl.
H 01 L 23/12

識別記号
8617-4M

序内整理番号
F I
H 01 L 23/ 12

技術表示箇所
J

審査請求 未請求 請求項の数 8(全 8 頁)

(21)出願番号 特願平4-62327

(22)出願日 平成4年(1992)3月18日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 大賀 仁

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72)発明者 佐藤 満雄

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(72)発明者 小泉 正博

茨城県日立市久慈町4026番地 株式会社日立製作所日立研究所内

(74)代理人 弁理士 武 順次郎

最終頁に続く

(54)【発明の名称】 壓接型半導体装置及びこれを使用した電力変換装置

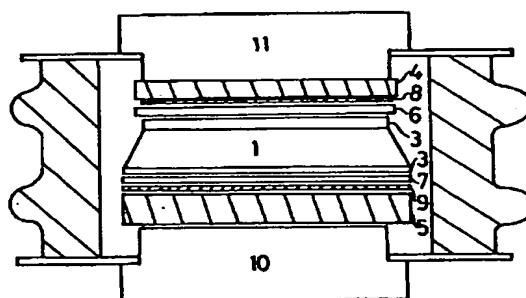
(57)【要約】

【目的】 低加圧力でも、諸特性に優れ、しかも、信頼性の高い小型、大容量の圧接型半導体装置及びこれを用いた電力変換装置を得る。

【構成】 Si半導体1の両主面上のA1電極3に接触するように熱緩衝板4、6及び7、5が設けられ、熱緩衝板4、6の間及び熱緩衝板7、5の間に、IB属の軟金属による軟質層8、9が設けられて構成される。これらの熱緩衝板と軟質層とは、これらをA1電極3に圧接する電極導出部材10、11により加圧されている。

【効果】 圧接型半導体装置の加圧力を低減した場合にも、熱抵抗の低減を実現することができ、遮断耐量の向上、熱サイクル耐量の向上、装置の小型化を図ることができる。

【図1】



1…シリコン半導体
3…A1電極
4～7…熱緩衝板
8,9…軟質層

1

【特許請求の範囲】

【請求項1】 半導体基板の両主面に電極を有する半導体素子と、該半導体素子を両主面から挟み、前記両主面の電極のそれとに接触する熱緩衝板と、これらの熱緩衝板を前記電極に圧接する電極導出部材とを備えて構成される圧接型半導体装置において、前記半導体基板の両主面の各主面側にそれぞれ2枚の熱緩衝板を備え、2枚の熱緩衝板の間に、熱緩衝板より軟質の軟質層が配置されていることを特徴とする圧接型半導体装置。

【請求項2】 半導体基板の両主面に電極を有する半導体素子と、該半導体素子を両主面から挟み、前記両主面の電極のそれとに接触する熱緩衝板と、これらの熱緩衝板を前記電極に圧接する電極導出部材とを備えて構成される圧接型半導体装置において、前記半導体基板の両主面の一方の主面側に2枚の熱緩衝板を備え、2枚の熱緩衝板の間に、熱緩衝板より軟質の軟質層が配置されており、他方の主面側に1枚の熱緩衝板を備え、この1枚の熱緩衝板と半導体基板の電極との間に、熱緩衝板より軟質の軟質層が配置されていることを特徴とする圧接型半導体装置。

【請求項3】 半導体基板の両主面に電極を有する半導体素子と、該半導体素子を両主面から挟み、前記両主面の電極のそれとに接触する熱緩衝板と、これらの熱緩衝板を前記電極に圧接する電極導出部材とを備えて構成される圧接型半導体装置において、前記半導体基板の両主面の各主面側にそれぞれ1枚の熱緩衝板を備え、この1枚の熱緩衝板と前記半導体基板の電極との間に、熱緩衝板より軟質の軟質層が配置されていることを特徴とする圧接型半導体装置。

【請求項4】 前記半導体基板の電極に直接接する、あるいは、軟質層を介して接する少なくとも一方の熱緩衝板の前記電極に対向する面に軟質層が直接設けられることを特徴とする請求項1、2または3記載の圧接型半導体装置。

【請求項5】 前記電極導出部材と該部材に接する熱緩衝板との間に熱緩衝板より軟質の軟質層が配置されていることを特徴とする請求項1ないし4のうち1記載の圧接型半導体装置。

【請求項6】 前記電極導出部材は直接冷却されていることを特徴とする請求項1ないし5のうち1記載の圧接型半導体装置。

【請求項7】 前記軟質層の材料は周期律表のIB族の物質であることを特徴とする請求項1ないし6のうち1記載の圧接型半導体装置。

【請求項8】 請求項1ないし7のうち1記載の圧接型半導体装置を使用して構成されることを特徴とする電力変換装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、圧接型半導体装置及び

2

これを用いた電力変換装置に係り、特に、低加圧力でも、諸特性に優れ、信頼性の高い電力用半導体装置として利用して好適な圧接型半導体装置及びこれを用いた電力変換装置に関する。

【0002】

【従来の技術】 従来技術による圧接型半導体装置は、半導体基板としてのSi基板に形成される半導体素子と、Mo、W等の熱緩衝板と、Cu等からなる電極導出部材とが重ね合わされて圧接されて構成されており、Si基板とMo、W等の熱緩衝板、及び、熱緩衝板とCu等からなる電極導出部材との異種金属間の熱膨張係数との違いによって発生する熱応力を、これらの滑りにより逃すことができる構造を有している。

【0003】 しかし、この従来技術は、これらの部材界面に対してよほど大きな加圧力を加えない限り、接触抵抗が大きくなり、その結果、半導体装置の熱抵抗が大きくなるという問題を有している。

【0004】 このような熱応力を緩和することのできる従来技術として、例えば、特願昭59-21033号等に記載された技術が知られている。

【0005】 この従来技術は、熱応力を緩和する手段として、Mo、W等の熱緩衝板とCu等の電極導出部材との間に、熱緩衝板側では熱膨張係数が熱緩衝板と同じで、Cu側ではCuと熱膨張係数が同じであるような熱緩衝板を挿入するというものである。しかし、この従来技術は、熱応力の発生をある程度回避することができるが、接触抵抗に関しては加圧力をよほど大きくしない限りその増大が避けられないものである。

【0006】 そして、この従来技術は、加圧力を大きくした場合、これらの部材界面、特に、Si半導体主面上のAl電極とMo、W等の熱緩衝板との間に生ずる凝着(スティッキング)について配慮されていない。

【0007】 また、接触抵抗を下げることのできる従来技術として、例えば、実開昭50-54974号公報、実開昭50-120372号公報等に記載された技術が知られている。

【0008】 この従来技術は、Mo、W等の熱緩衝板と接着されたSi半導体の反対側のAl電極と、Mo、W等の熱緩衝板との間に軟金属を介在させて加圧する、あるいは、同様に一方の主電極がMo、W等の熱緩衝板と接着されたSi半導体を用いた半導体装置において、装置を形成する各部材の界面に金属箔を使用するというものである。

【0009】 しかし、前述の従来技術は、合金型の半導体装置であり、その大きなそりのために軟金属を界面に挟んだ場合にも、接触抵抗を充分に低減することができず、接触抵抗を下げるためには、大きな加圧力が必要となり、各部材と軟金属とのスティックを引き起し、半導体Siの割れ、電流集中による軟金属の溶解、耐圧の劣化等が生じる可能性のあるものである。

50

【0010】図10は前述した従来技術による合金型の半導体装置の一例を示す断面図であり、ゲート・ターンオフサイリスタの例である。図10において、1はSi半導体、2はAlろう、3はAl電極、4、5は熱緩衝板、10、11は電極導出部材である。

【0011】図示従来技術は、Si半導体1と熱緩衝板5とがAlろう2により、高温(約700°C)に加熱されて接着され、Si半導体1のAl電極3側に熱緩衝板4が載せられ、さらに、これらの上下に電極導出部材6、7が配置され、これらの電極導出部材6、7を介して締め付けられて構成されている。このため、Si半導体1と熱緩衝板5とがAlろう2により接着された半導体部材は、これらの熱膨張係数の差に基づいて生ずる熱応力によりそりが生じる。

【0012】前記従来技術は、電極導出部材10、11を介して締め付けることにより前記部材のそりを無くし、全体を半導体装置として機能させるものであるが、良好なデバイス特性を得るために、例えば、直径60mmの素子の場合に、少なくとも3500Kg、直径80mmの素子の場合に、4000Kgの加圧力で締めつける必要がある。

【0013】

【発明が解決しようとする課題】大容量のサイリスタ、ゲート・ターンオフサイリスタ等の大電力用半導体装置において、その使用時の加圧力を低減させ、その状態における諸特性の改善を図ることは極めて重要な課題である。

【0014】しかし、前述した従来技術による半導体装置は、遮断耐量、過電流耐量、熱抵抗等の特性を改善しようとすると、加圧力を相当に高くしなければならず、このため、半導体素子がゲート・ターンオフサイリスタ等である場合、Al電極の変形によるゲート・カソードの短絡、Cuの電極導出部材の変形、各部材、特に、カソードAl電極と熱緩衝部材とのスティックによるSi半導体の割れ等が生じ、信頼性が低下するという問題点を有している。

【0015】また、前述の従来技術は、加圧力の増大のためにこれらの半導体素子を含むシステムを大型化し、一方、加圧力の低減が特性の低下を招くという問題点を有している。

【0016】本発明の目的は、前記従来技術の問題点を解決し、低加圧力でも、諸特性に優れ、しかも、信頼性の高い圧接型半導体装置及びこれを用いた電力変換装置を提供することにある。

【0017】

【課題を解決するための手段】加圧力を大きくしなくとも、軟質層により、接触抵抗を低減されるためには、従来の合金型の半導体素子、すなわち、Si半導体の主面の片側に熱緩衝板を接着したものとベースとする半導体素子はそりが大きいため使用することができない。この

ため、本発明は、合金型の半導体素子ではなく、全圧接型の半導体素子を使用する。

【0018】そして、本発明によれば前記目的は、Mo、W等の熱緩衝板と合金接着していない全圧接型のSi半導体を用い、両主面を熱緩衝板、電極導出部材で挟み、これらの間に軟質層を設けることにより達成される。

【0019】すなわち、前記本発明の目的は、圧接型構造とすることにより、各部材のそり、変形を防止し、さらに、各部材界面の接触抵抗を低加圧力の状態で低抵抗化するために、熱緩衝板をSi半導体の各電極の主面側に2枚ずつ設け、この2枚の熱緩衝板の間に周期率表のIB族の金属により形成される軟質層を設けることにより達成される。

【0020】熱緩衝板をSi半導体の各主面側に2枚ずつ設けることにより、Si半導体主面上のAl電極との熱緩衝板とがステイツキングした場合にもSiが割れることがなく、熱緩衝板同士の界面の熱抵抗を、軟質金属により低減することができる。

【0021】また、前記本発明の目的は、熱緩衝板の数を各主面に対し前述した2枚からそれぞれ1枚に減らし、これと軟質金属層と組み合せることにより、さらに、熱緩衝板の表面に軟質層をめっき、蒸着等により直接設けることにより達成される。

【0022】

【作用】全圧接型の半導体素子は、Si半導体に他の部材が合金されていないため、Si半導体のそりが少ないため、各部材間を比較的低加圧力で接触させることができる。しかし、各部材間が接着されていないため、各部材界面での接触抵抗が大きい。

【0023】各部材の界面における接触抵抗を低減するため、本発明により設けられた各部材の界面に存在する軟質層は、加圧力により変形し部材界面のすき間を埋め、接触抵抗を低減する役割を果す。

【0024】本発明は、Si半導体が全圧接型であること、軟質層を各部材の界面に設けることが不可欠であり、特に、ゲート・ターンオフサイリスタの場合、カソード側のAl電極と熱緩衝板との界面における遮断耐量、過電流耐量等の電気特性が極めて重要である。この

ため、本発明では、軟質層がAl電極と熱緩衝板との界面、熱緩衝板と熱緩衝板との界面、及び、熱緩衝板と電極導出部材との界面の少なくとも1つの界面に設ける必要がある。

【0025】これにより、本発明は、加圧力をそれほど大きくすることなく、接触抵抗、すなわち、熱抵抗を低減することができ、スティックも生じにくくすることができる。

【0026】

【実施例】以下、本発明による圧接型半導体装置の実施例を図面により詳細に説明する。図1は本発明の第1の

5

実施例の構成を示す断面図であり、サイリスタの例を示すものである。図1において、6、7は熱緩衝板、8、9は軟質層であり、他の符号は図10の場合と同一である。

【0027】図1に示す本発明の第1の実施例は、Si半導体1の両主面にA1電極3が設けられて全圧接型の半導体素子としてのサイリスタが構成されており、Si半導体1の両主面側に、Mo、W等による熱緩衝板4、6、及び、5、7が設けられ、これらの熱緩衝板の間にIB属の金属による軟質層8、9が設けられ、さらに、電極導出部材10、11を介して前記各部材が圧接されて構成されている。

【0028】このように構成される本発明の第1の実施例は、Si半導体1の両主面側に、熱緩衝板4と6、及び、5と7がそれぞれ2枚ずつ存在し、これらの熱緩衝板の間に軟質層8、9が存在しているので、A1電極3と熱緩衝板6、及び、A1電極3と熱緩衝板7とがそれぞれ接着した場合にも、熱緩衝板4及び5の界面で相互にすべるため、熱応力を発生させることのないものである。

【0029】しかし、硬度の高い熱緩衝板同士の界面での接触抵抗は極めて高いため、本発明は、この接触抵抗を低減するため、前記熱緩衝板の界面、すなわち、熱緩衝板4と6との間、及び熱緩衝板7と9との間にそれぞれ軟質層8及び9を存在させている。これにより、本発明の第1の実施例は、低加圧力状態における接触抵抗を低減することができる。

【0030】図2は本発明の第2の実施例の構成を示す断面図であり、ゲート・ターンオフサイリスタの例を示すものである。図の符号は図1の場合と同一である。

【0031】この本発明の第2の実施例は、Si半導体1にゲート・ターンオフサイリスタを構成したものであり、その他の構成は、図1の場合と全く同一である。そして、この本発明の実施例においても、前述した本発明の第1の実施例と同様な効果を得ることができる。

【0032】前述した本発明の第1及び第2の実施例は、低加圧力で半導体装置の低熱抵抗化を図ることが可能であり、また、低加圧力化することにより部材間の接着、偏加重等による部材の変形を防止することができる。さらに、このような半導体装置を使用して構成される電力変換装置等の機器の小型化をも図ることができる。

【0033】前述した本発明の第1、第2の実施例は、Si半導体の両主面側にそれぞれ2枚の熱緩衝板を設けるとして説明したが、半導体装置の低熱抵抗化をさらに促進させるためには、前述の実施例の構造の熱緩衝板の数を減少させるとよい。

【0034】図3は本発明の第3の実施例の構成を示す断面図であり、この本発明の第3の実施例は、図2により説明した本発明の第2の実施例における熱緩衝板7を

6

除去した構造としたものである。

【0035】図4は本発明の第4の実施例の構成を示す断面図であり、この本発明の第4の実施例は、図2により説明した本発明の第2の実施例における熱緩衝板7を除去すると共に、熱緩衝板5の上、すなわち、Si半導体側に軟質層9'をめっき、蒸着等により直接設けた構造としたものである。

【0036】図5は本発明の第5の実施例の構成を示す断面図であり、この本発明の第5の実施例は、図4に示した本発明の第4の実施例の構造から熱緩衝板6を除去した構造としたものである。

【0037】図6は本発明の第6の実施例の構成を示す断面図であり、この本発明の第6の実施例は、図4により説明した本発明の第4の実施例における熱緩衝板6を除去すると共に、熱緩衝板4のSi半導体側に軟質層8'を直接設けた構造としたものである。

【0038】図7は本発明の第2の実施例(図2)、第3の実施例(図3)による構造及び従来技術(図10)の構造を持つ直径6.0mmのゲート・ターンオフサイリスタにおける熱抵抗と加圧力との関係を示す図である。

【0039】この図から判るように、従来技術の場合、3000Kg以上に加圧力を大きくしないと熱抵抗が飽和しないのに対し、本発明の実施例の場合、2000Kg以上の力で加圧すれば、熱抵抗が飽和する。

【0040】そして、従来技術は、3000Kgの加圧力で、A1電極に対する面圧が3Kg/mm²程度となるので、半導体装置の運転、停止に基づく素子のヒートサイクルによって、A1電極が著しく変形し、ゲート・カソード短絡等の問題を引き起す可能性がある。これに対して、本発明の実施例は、2Kg/mm²程度の加圧力でよいため、A1電極の変形量を少なくすることができる。

【0041】図8は本発明の第1の実施例による構造及び従来技術の構造を持つ直径6.0mmのゲート・ターンオフサイリスタのゲート・トリガ電流の加圧力依存特性を説明する図である。

【0042】一般に、ゲート・ターンオフサイリスタのゲート・トリガ電流は、カソードのA1電極と熱緩衝板との真実接触面積に依存するが、この図から、従来技術のゲート・ターンオフサイリスタは、ゲート・トリガ電流の加圧力依存性が大きいのに対し、本発明の実施例は、その加圧力依存性が少ないことが判る。

【0043】すなわち、本発明の実施例は、全圧接型の半導体素子と軟質層との相乗効果により、カソードのA1電極と熱緩衝板との真実接触面積を大きくすることができており、これにより、優れた特性を得ることができる。

【0044】図9は本発明の実施例と従来技術とによるゲート・ターンオフサイリスタの遮断耐量を示したものである。ここでは、遮断耐量が4000Aの従来技術と

同一の素子を用い、本発明の実施例により半導体装置を組み立てた場合の遮断耐量を示している。

【0045】この図より、従来の合金型の方式であっても、カソードのA1電極と熱緩衝板との間に軟質層を設けることにより、(b)に示すように遮断耐量を増加させることができるが、本発明の実施例の場合、(c)～(e)に示すように、さらに遮断耐量を大幅に増大させることができることが判る。

【0046】前述した本発明の各実施例に使用される軟質層としては、IB族のCu、Ag、Auを主体とした単層あるいはこれらを2層にした構造のものがよく、その厚さは $10\mu\text{m}$ ～ $500\mu\text{m}$ の範囲であるのがよい。また、その形状としては、溶あるいはめっき膜蒸着膜、スパッタ膜等であってよい。

【0047】また、前述した本発明の各実施例における電極導出部材10、11は、その内部に冷却液等が導入されるように構成されており、強制的に半導体装置を冷却することが可能である。

【0048】前述した本発明の各実施例によれば、従来技術の場合に比較して、半導体装置に対する加圧力を $1/2$ に低減した場合にも、1.5倍の遮断耐量を得ることができ、本発明の実施例による半導体装置を使用して電力変換装置を構成した場合、その大きさを従来技術による半導体装置を使用した場合の $2/3$ 程度に小型、軽量化することができる。

【0049】以上、いくつかの本発明の実施例について説明したが、本発明は、さらに多くの変形を行うことができ、例えば、Si半導体の両正面側のそれぞれに設けられる熱緩衝板をそれぞれ1枚とする構造でもよく、また、熱緩衝板と電極導出部材との間に軟質層を設ける構造であってもよい。

【0050】

【発明の効果】以上説明したように本発明によれば、半導体装置を構成する全圧接型Si半導体及び各部材の界

面に軟質層を設けることにより、加圧力を低減させた状態で、各部材界面の接触抵抗の低減を図ることができ、熱抵抗を従来技術に比較して約20%低減させることができ、遮断耐量を1.5倍に向上させることができる。

【0051】また、本発明による半導体装置を使用する装置、システムの小型化を図ることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成を示す断面図である。

10 【図2】本発明の第2の実施例の構成を示す断面図である。

【図3】本発明の第3の実施例の構成を示す断面図である。

【図4】本発明の第4の実施例の構成を示す断面図である。

【図5】本発明の第5の実施例の構成を示す断面図である。

【図6】本発明の第6の実施例の構成を示す断面図である。

20 【図7】本発明の実施例の熱抵抗と加圧力との関係を示す図である。

【図8】本発明の実施例のゲート・トリガ電流の加圧力依存特性を説明する図である。

【図9】本発明の実施例の遮断耐量を示す説明する図である。

【図10】従来技術による合金型の半導体装置の一例を示す断面図である。

【符号の説明】

1 Si半導体

2 A1ろう

3 A1電極

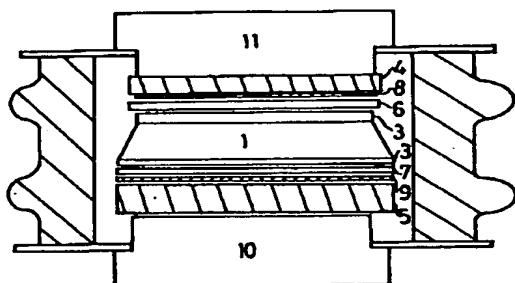
4～7 热緩衝板

8、9 軟質層

10、11 電極導出部材

【図1】

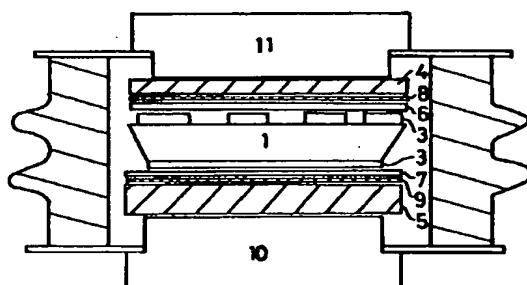
【図1】



1…シリコン半導体
3…Al電極
4～7…熱板背板
8,9…軟質層

【図2】

【図2】

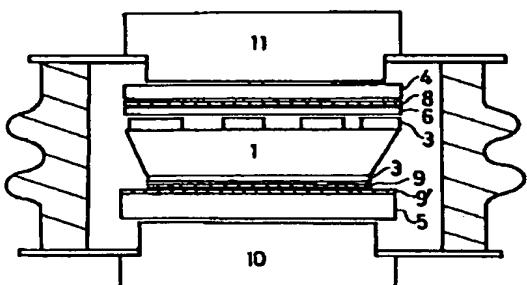
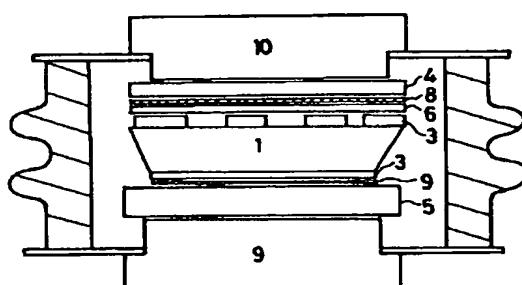


【図4】

【図3】

【図4】

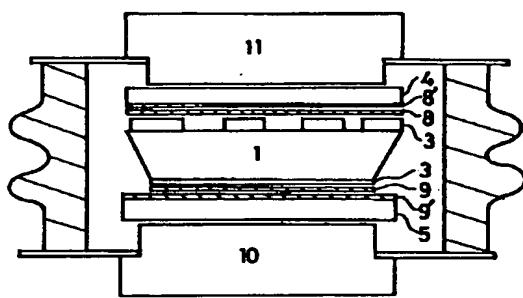
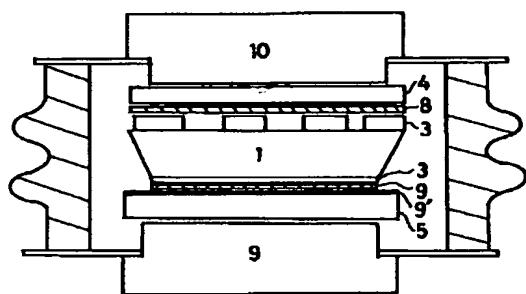
【図3】



【図5】

【図6】

【図5】

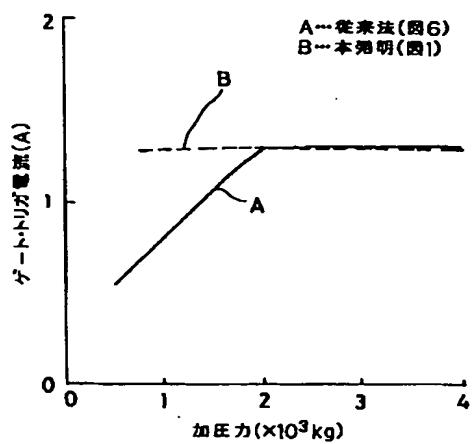
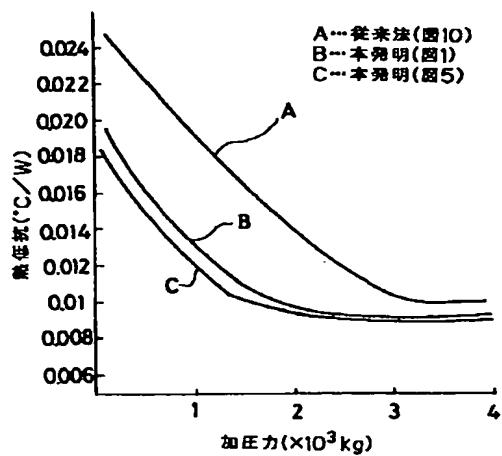


【図7】

【図8】

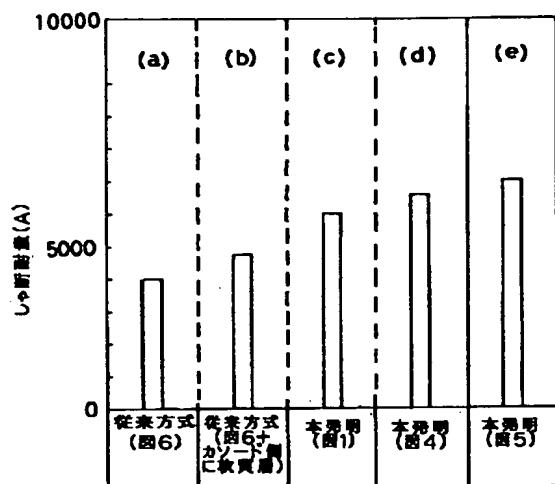
【図7】

【図8】



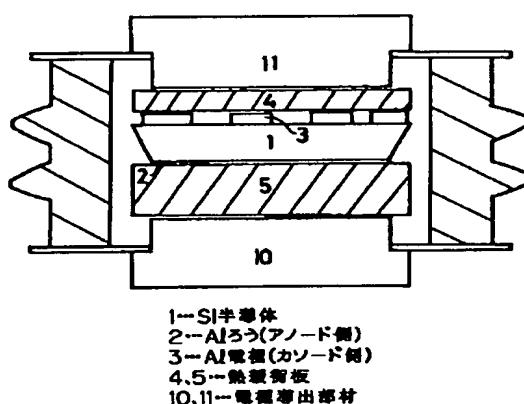
【図9】

【図9】



【図10】

【図10】



フロントページの続き

(72)発明者 二瓶 正恭
茨城県日立市久慈町4026番地 株式会社日
立製作所日立研究所内
(72)発明者 斎藤 高
茨城県日立市幸町三丁目1番1号 株式会
社日立製作所日立工場内

(72)発明者 桜田 修六
茨城県日立市幸町三丁目1番1号 株式会
社日立製作所日立工場内
(72)発明者 八尾 勉
茨城県日立市久慈町4026番地 株式会社日
立製作所日立研究所内